

4.

Operativ-/Festwertpeicher OFS K 3620

4.1.

Kurzcharakteristik

Der kombinierte Schreib-Lese-Speicher (Operativspeicher) und programmierbare Festwertpeicher OFS K 3620 dient der Speicherung von Variablen sowie Festdaten innerhalb des Halbleiterspeichers K 152 O. Dieser Speichermodul ermöglicht in der Kombination mit den anderen Speichermodulen eine Flexibilität in der Zusammenfassung der Halbleiterspeicher und realisiert ökonomisch kleine Speicher. Der OFS K 3620 wird durch den Steckeinheitentyp O12-7021 mit indirektem bzw. O12-7036 mit direktem Steckverbinder realisiert und beinhaltet einen 2K Byte großen statischen Halbleiterspeicher (nMOS-RAM) und einen 6K Byte großen programmierbaren Festwertpeicher (EPROM) mit den zur Entkopplung, Auswahl und Ansteuerung erforderlichen bipolaren Schaltkreisen.

Die EPROM-Schaltkreise sind über 24polige DIL-Steckfassungen auf der Steckereinheit kontaktiert.

Das Hochschreiben der EPROM-Schaltkreise erfolgt außerhalb der Steckereinheit auf einem EPROM-Programmiersgerät. Eine Änderung der ROM-Leseinformation ist jederzeit durch Austausch oder Umprogrammierung der PRCM-Schaltkreise möglich.

4.2.

Spezifische technische Daten

Speicherkapazität:

2KByte statischer RAM
(Anordnung von 2x8 Speicherschips)
6K Byte: EPROM
(Anordnung von 6 Speicherschips)

Speicherschaltkreistypen:

Q240
1K x 1 Bit; nMOS
Q250
1K x 8 Bit; nMOS

24

1.2.517011.0/61

**Zugriffzeit:
Etrisbearten:**

≤ 590 ns
Abgeschlossene Zyklen "Lesen" oder "Schreiben" in beliebiger Reihenfolge beim RAM und "Lesen" beim EPROM.

(Programmieren oder Löschen der EPROM ist nur extern mit Programmiergerät möglich).
Energieunabhängige Datenspeicherung bei ROM-Speicher.

Datenerhalt:

RAM-Information geht bei Abschaltung der Betriebsspannung verloren. Ein Datenerhalt ist möglich, wenn im Ruhezustand des Speichers eine Spannung (Schleifspannung) von außen über Klemme 5PG angeführt wird. Die Spannung muß ≥ 2 V sein.

Stromversorgung:

5P = 5 V \pm 5 %, typ. 0,7 A
für ROM-Speicher, Steuerelektronik und Pufferschaltkreise
5PQ = 5 V \pm 5 %, typ. 0,5 A
(bei 2 V Schleifspannung etwa 0,3 A)

für RAM-Speicherschaltkreise
5N = -5 V \pm 5 %, typ. 0,2 A
12P = 12 V \pm 5 %, typ. 0,3 A
Es ist dafür zu sorgen, daß die Spannung 5N nicht später als 10 ms nach Zuschaltung von 5P bzw. 12P ihren Kennwert erreicht und höchstens 10 ms vor Wegfall der 5P bzw. 12P abschaltet.

aus der stellenrichtigen Subtraktion
 der eingegebenen Steckeinheitendresse
 von der angelegten Adresse AB12 ... AB15.

AB10, AB11, AB12K - Auswahl einer der 8 1K-Blöcke der STK
 (Chipauswahl)

AB13K ... AB15K - Auswahl der Steckeinheit, wenn elle 3
 Signale Nullpotential besitzen.

Zuordnung des Adressbereichs der Steckeinheit:

Über 4 Wickelbrücken bzw. 4 Schalter X10:1 ... 4, X1:1 ... 4
 wird dem Speichermodul ein wählbarer zusammenhängender Adress-
 bereich von 64 Adressen zugeordnet.

Das Programmierfeld erhält in binärer Verkettung die An-
 fangadresse des gewünschten Adressbereiches. Diese Adresse ist
 ein ganzzahliges Vielfaches von 4K.

Kodetabelle:

| Adressbereich | Wickelbrücken | | | |
|---------------|---------------|-------------|-------------|-------------|
| | X10:4-X11:4 | X10:3-X11:3 | X10:2-X11:2 | X10:1-X11:1 |
| 0000-1FFF | - | - | - | - |
| 1000-2FFF | - | - | - | Brücke |
| 2000-3FFF | - | - | Brücke | - |
| 3000-4FFF | - | - | Brücke | Brücke |
| 4000-5FFF | - | Brücke | - | - |
| . | . | . | . | . |
| . | . | . | . | . |
| . | . | . | . | . |
| E000-FFFF | Brücke | Brücke | Brücke | - |

Bei Schalterbestückung entspricht "Brücke" dem geschlossenen
 Schalter.

4.3.3.

Vertauschung der RAM/ROM-Bereiche

Um eine gute Flexibilität in der Gestaltung der RAM- und ROM-Bereiche im Gesamtspeicher K 1520 zu gewährleisten, können die RAM/ROM-Bereiche des Speichermoduls adressenmäßig gespiegelt werden. Die Speicherfolge wird mit Koffierbrücke X1C:6-X11:6 festgelegt.

| X1C:6-X11:6 | adressenmäßige Speicherfolge |
|-------------|------------------------------|
| - | 2 K RAM, 6K ROM |
| Brücke | 6K ROM, 2K RAM |

Bei Schalterbestückung entspricht "Brücke" dem geschlossenen Schalter.

Es ist die unterschiedliche relative Adresse der ROM-Elemente zu beachten.

4.3.4.

Platzierung der ROM-Elemente auf der Steckeinheit

Die programmierten ROM-Elemente werden über DI-Steckeseiten auf der Steckeinheit kontaktiert.

Die einzelnen Steckplätze repräsentieren die im folgenden Schema dargestellten relativen Adressbereiche der Steckeinheit (bezogen auf die programmierte Steckeinheiten-Anfangsadresse). Die Adressbereiche unterscheiden sich in Abhängigkeit von der Belegung der Wickelbrücke X1C:6-X11:6 (Reihenfolge der RAM/ROM-Speicher).

Die in Klammern dargestellten Adressen gelten für die Speicherfolge 6K ROM, 2K RAM (X1C:6-X11:6 gebrückt).

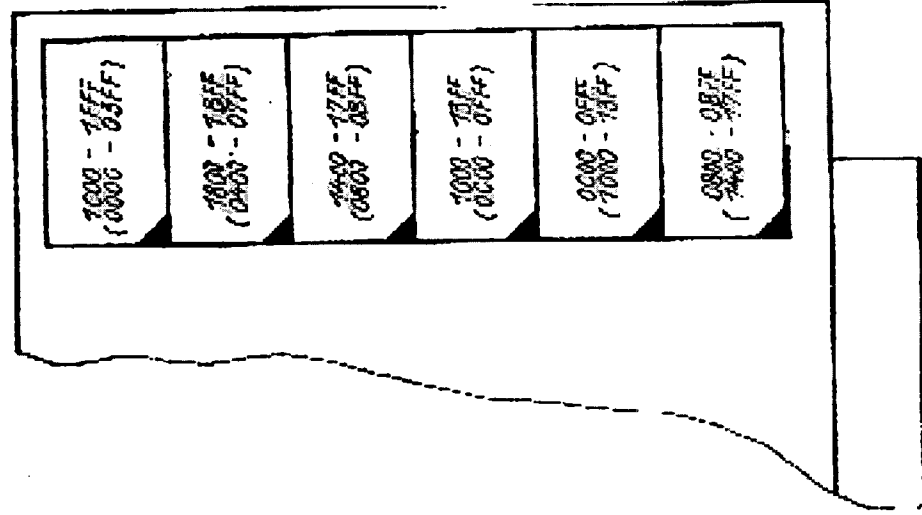


Abb. 7

4.3.5.

Auswahl des Speichersperreignale MEMDI

| Im Speichermodul wirk- same Sperrsignale | Wickelbrücken | |
|---|---------------|---------------------------|
| | X6: 1-X7: 1 | X6: 2-X7: 3 X6: 3-X7: 3 |
| MEMDI (X1: B09) | Brücke | - |
| MEMDI1 (X2: A21) | - | Brücke |
| MEMDI2 (X2: B21) | - | - |
| | | Brücke |

Bei Schalterbelegung entspricht "Brücke" dem geschlossenen Schalter.

4.3.6.

"WAIT"-Generierung

Von den dynamischen Daten der aufgerufenen Speicherschaltkreise hängt es ab, ob während eines Befehlslesesyklus oder während eines jeden Speicherzyklus (Befehlslesesyklus sowie Schreib-Lese-Zyklus) in K 1520 eine Zeitverlängerung über "WAIT" vorgenommen werden muß, oder ob prinzipiell kein "WAIT"-Zyklus erforderlich ist.

Durch die konkreteste Bestückung der BLP ist bereits vorgegeben, wie die Einstellung erfolgen muß.

Nur den allgemeinen Anwendungsfall kann die Einstellung wie folgt vorgenommen werden:

Generierung von "WAIT": Brücke

X10:5 - X11:5 offen

Unterdrückung der "WAIT"-Bildung:

Brücke X10:5 - X11:5 geschlossen

"WAIT"-Generierung erfolgt nur während eines Befehlslesesyklus (W1):

Brücke X21 - X22 geschlossen

~~"WAIT"-Generierung erfolgt während eines jeden Speichersyk-~~

~~lus~~ Brücke X20,X21 geschlossen.

4.3.7.

Betriebspannungserführung 5PG

Normalerweise werden die RAM-Speicherbausteine über den Betriebsspannungsanschluss 5PG versorgt. In Sonderfällen, wo die Anschlüsse 5PG auf dem Bus nicht belegt sind, kann 5PG steckerseitensseitig durch Brückung der Wickelstifte X12-X13 mit 5P verbunden werden.

Änderung lt. Korrekturen Hee

4.4.

Funktionsbeschreibung

4.4.1.

Verwendungszweck

Der OPS K 3620 wird im Mikrorechner K 1520 als kombinierter Operativspeicher (stetischer Schreib-Lese-Speicher) und programmierbarer Festwertpeicher (Nur-Lese-Speicher) eingesetzt.

4.4.2.

Funktion

Die Steckeinheit beinhaltet die Funktionsgruppen Speichermatrix, Ein- und Ausgebepuffer und Auswahl- und Steuer Elektronik.

Die Wirkungsweise der Schaltung ist im Blockschaltbild

Abb. IX/8 dargestellt.

Die Speichermatrix besteht aus 2 Gruppen zu je 8 RAM-Speicherchips Q240 und aus 6 EPROM-Speicherchips Q260. Die ROM-Bausteine sind auswechselbar auf DIL-Steckfassungen gesetzt.

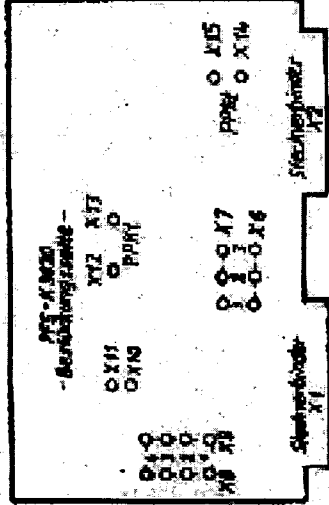
Da der Speichermodul K 3620 eine Kombination der speicherabhängigsten Modulen K 3520 und K 3820 darstellt, sind auch die Schaltungsdetails praktisch identisch, so daß auf die Beschreibungen der beiden Module 2.4.2. und 3.4.2. verwiesen werden kann.

Eine modulspezifische Lösung stellt die Adressenumschlüsselung und die RDY-Bildung dar.

Zur Adressenumschlüsselung wird wie beim K 3820 ein Adressensteuerelement PS03 in dort beschriebener Art und Weise eingesetzt. Entsprechend der vorliegenden Speichergöße werden hier 3 ungeschlüsselte Adressbits AB1JK ... AB15K zur Blockeinbelegung ausgewählt herangezogen. Um eine wahlweise Adressenspiegelung vornehmen zu können, werden die Adressbits AB10, AB11 und das umgeschlüsselte Adressbit AB12K dem 1 aus 8-Dekoder-Baustein SK05 zur Bildung der 'CS-Signale über Exklusiv-Oder-Baustufen (PS86) zugeführt. Diese Baustufen negieren die Adressbits, wenn die Wickelbrücke X10:6-X11:6 geschlossen ist. Diese Negation bewirkt, daß bei aufwärtsählender Adresse die 'CS-Signale in abfallender Nummernfolge aktiviert werden. Bei offener Brücke ist diese Nummernfolge steigend.

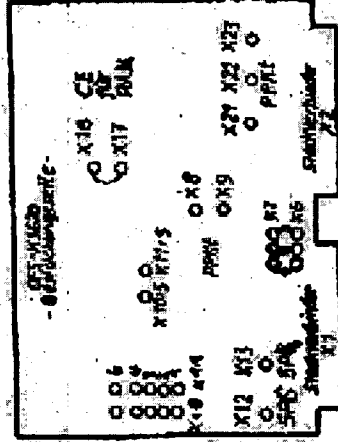
18 17
Pkt. 3.3.1
Abb. 3

neue Abbildung



26
Pkt. 4.3.1
Abb. 6

neue Abbildung



31
Pkt. 4.3.6 folgenden Text streichen:
Brücke X 31 - X 32 geschlossen
"WAIT" Generierung erfolgt während eines jeden
Speicherszyklus
Brücke X 30 : X 31 geschlossen